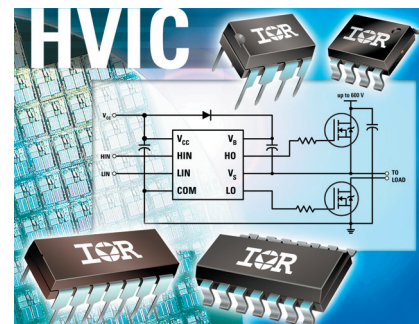


Использование драйверов компании International Rectifier



Виталий Шевченко, инженер по применению International Rectifier
Email: svl@rainbow.com.ua

Поводом написания статьи стали многочисленные однотипные вопросы от разработчиков импульсных устройств касающихся особенностей как расчета схемы включения ИС драйвера управления полевыми и IGBT транзисторами так и топологии печатной платы.

Рассмотрим основные причины возникновения аварийных ситуаций с использованием ИС драйверов управления транзисторами. Так как драйверы изготовлены по технологии КМОП, их выходные каскады содержат паразитные биполярные транзисторы, образующие тиристорную структуру. Открытие паразитного тиристора приводит к эффекту известному как защелкивание. В лучшем случае разработчик видит паузы в управлении силовыми ключами, в худшем — полный отказ микросхемы, в результате теплового повреждения ее внутренних проводников. При нормальной работе защелкивание иск-

лючено, оно происходит когда к выходу драйвера в результате переходных процессов приложено внешнее напряжение, выходящее за пределы $-0.3 \div U_s + 0.3$, где U_s — напряжение питания выходных цепей драйвера. Однако паразитные транзисторы имеют очень плохие усилительные и частотные свойства. Лавинообразные процессы в тиристорных структурах драйверов могут быть вызваны только импульсами открывающего тока амплитудой не менее 0.5 А и длительностью более 1 мкс. Для понимания процессов работы в полумостовом каскаде ККК на полевых транзисторах VT1, VT2, рис. 1.

Управляющий транзисторами драйвер представлен условно парой выходных транзисторов верхнего канала G1 и нижнего канала G2. Пока транзистор VT2 закрыт, а VT1 открыт, паразитный конденсатор Cres2 заряжен до напряжения питания U_{s+} . Закрываясь по окончании управляющего импульса, транзистор VT1 отключает верхнюю по схеме обкладку конденсатора Cres2 от источника напряжения U_{s+} , но она остается соединенная с потенциалом появившемся на нагрузке, через сопротивление нагрузки R_n . Сброс накопленной в конденсаторе Cres2 энергии происходит по цепи: нагрузка — источник питания — генератор G2 — резистор R2. Путь тока разрядки I_{s2} показан на рис. 1. Аналогичным образом конденсатор Cres1 после закрывания транзистора VT2 разряжается током I_{s1} , через конденсатор G1. В обоих случаях для паразитных тиристорных структур драйвера затекающий ток — открывающий и может вызвать защелкивание. Чтобы предотвратить это явление, следует выбирать полевые транзисторы VT1 и VT2 с минимальным значением времени емкости затвор — сток и увеличивать номиналы ограничивающих резисторов R1 и R2. Однако увеличение номиналов резисторов ведет к увеличению времени переключения полевого транзистора. Поэтому сопротивление резистора в цепи затвора не должно превышать определенного предельного значения, иначе на затворе уже закрытого транзистора в момент открывания ранее закрытого может возникнуть положительный выброс напряжения, способный не вовремя открыть первый транзистор. В результате, несмотря на наличие защитной паузы «dead time» между сигналами управления, через транзисторы потечет сквозной ток.

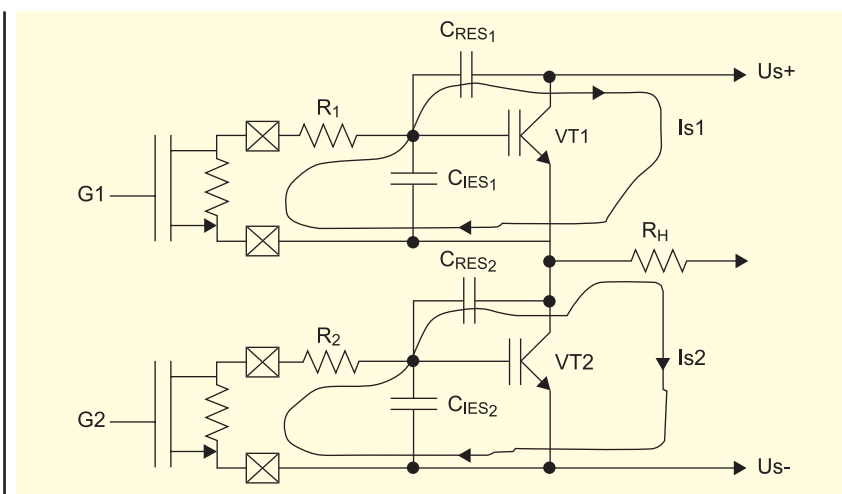


Рисунок 1

Упрощенная эквивалентная схема образования затекающих токов

Как известно наиболее точно динамические свойства полевого транзистора характеризуют не значение его паразитных емкостей, а полный заряд затвора — Q_g . Значение параметра Q_g связывает между собой математическим путем — импульсный ток затвора с временем переключения транзистора, тем самым предоставляя возможность разработчику правильно рассчитать узел управления.

К примеру, у полевого транзистора IRF840 при токе стока $I_s = 8$ А, напряжении сток — исток $U_{ds} = 400$ В и напряжении затвор — исток $U_{gs} = 10$ В полный заряд затвора равен $Q_g = 63$ нКл. При неизменном напряжении затвор — исток заряд затвора уменьшается с увеличением тока стока I_s и с уменьшением напряжения сток — исток U_{ds} .

Произведем расчет параметров схемы управления при условии, что необходимо достигнуть времени включения транзистора $t_{on} = 120$ нс. Для этого ток управления драйвера должен иметь значение:

$$I_d = Q_g / t_{on} = 63 \cdot 10^{-9} / 120 \cdot 10^{-9} = 0.525 \text{ (А)} \quad (1)$$

При амплитуде импульсов управляющего напряжения на затворе $U_g = 15$ В сумма выходного сопротивления драйвера и сопротивления ограничительного резистора не должна превышать:

$$R_{max} = U_g / I_g = 15 / 0.525 = 29 \text{ (Ом)} \quad (2)$$

Выходное сопротивление драйвера IR2153 для выхода управляющего верхним ключом $R_H = 75$ Ом и для выхода управляющего нижним ключом $R_L = 25$ Ом соответственно ток управления верхнего и нижнего ключей — $IDH = 125$ мА и $IDL = 250$ мА.

Учитывая расчетное значение по формуле (2) $R_{max} = 29$ Ом приходим к заключению, что с драйвером IR2153 заданное быстродействие транзистора IRF840 получить невозможно. Если в цепи затвора будет установлен резистор $R = 20$ Ом, время включения транзистора определим по формуле:

$$t_{on} = (Q_g / I_g) \cdot (Q_g(R_H - R) / U_g) = 63 \cdot 10^{-9} (75 - 20) / 15 = 400 \text{ (нсек.)} \quad (3)$$

Значение выражения (3) что результат 400 нсек ненамного меньше продолжительности защитной паузы «dead time». Расчет времени выключения транзистора при $R = 25$ Ом дает значение

времени включения $t_{on} = 190$ нсек, при $I_s = 8$ А, $U_{ds} = 400$ В, $U_{gs} = 10$ В.

Если для предотвращения защелкивания драйвера требуется устанавливать в цепи затвора полевого транзистора резистор значительного сопротивления, то время выключения увеличится пропорционально значению сопротивления. Один из распространенных способов уменьшения времени выключения — шунтирование резистора диодом или установка между выходом транзисторного полумоста и одним из полюсов источника питания демпфирующую цепь (снаббер) из последовательно соединенного резистора и конденсатора, рис. 2.

Резистор снаберной цепи выбирают номиналом в 5–10 раз больше сопротивления сток — исток полевого транзистора в открытом состоянии. Емкость конденсатора цепи определяется из выражения:

$$C = t_{dt} / 30 \cdot R \quad (4)$$

где t_{dt} — время паузы на переключения верхнего и нижнего транзисторов.

Исходя из того, что продолжительность переходного процесса, равная $3RC$, должна быть 10 раз меньше длительности значения мертвого времени t_{dt} .

Демпфирование задерживает моменты открывания и закрывания полевого транзистора относительно перепадов управляющего напряжения на его затворе и уменьшает скорость изменения напряжения между стоком и затвором. В итоге пиковые значения импульсов затекающего тока меньше, а их длительность больше. Почти не изменяя времени включения, демпфирующая цепь заметно уменьшает время выключения полевого транзистора и ограничивает спектр создаваемых радиопомех.

Еще одной причиной защелкивания драйвера может быть неудачная конфигурация проводников на печатной плате. В приведенном на рис. 3, а фрагменте печатной платы включения драйвера IR2153, выделенный фиолетовым цветом проводник входит одновременно и в цепь управления и в выходную цепь полевого транзистора VT1. В момент открывания и закрывания транзистора резко изменяется ток, текущий по этому участку проводника. На его паразитной индуктивности, эта индуктивность, как известно тем больше чем длиннее проводник, возникают положительные и отрицательные импульсы напряжения самоиндукции. Проникая в драйвер, они способны вызвать его защелкивание. Правильная конфигурация рассматри-

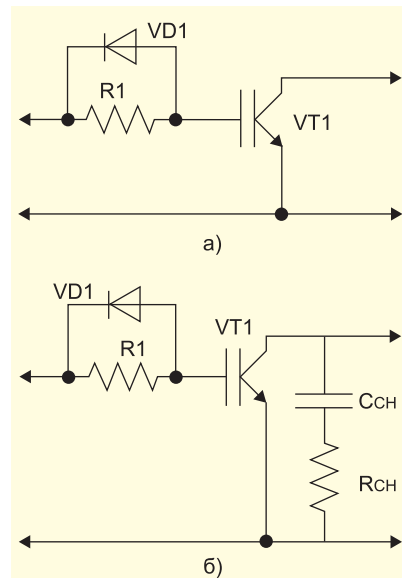


Рисунок 2 Схема уменьшения времени выключения транзистора: а — диодом; б — снабберная цепь

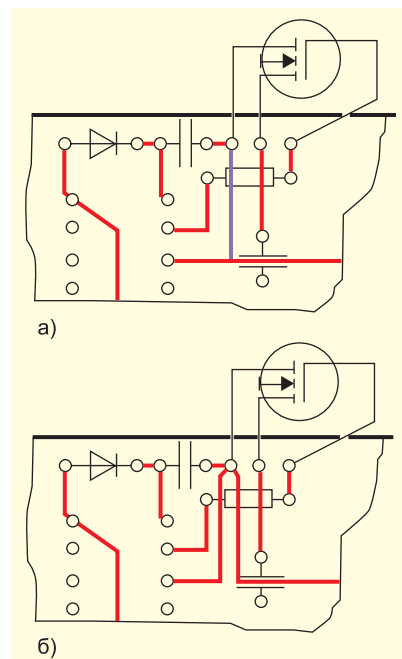


Рисунок 3 Фрагмент печатной платы драйвера IR2153: а — неправильное расположение печатных проводников; б — правильное расположение печатных проводников

ваемого проводника, сводящая к минимуму длину общего для входных и выходных цепей участка, смотри рис. 3, б.

Общий провод микросхемы управления необходимо подключать таким образом чтобы ток управления и силовой ток протекали по одному проводу. Поскольку любой проводник, как изве-

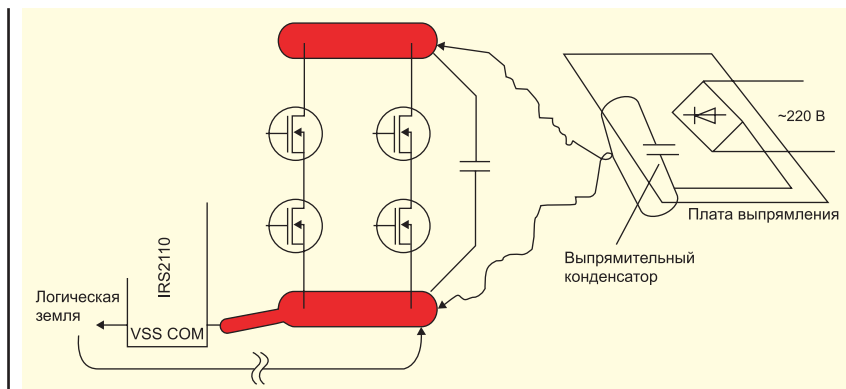


Рисунок 4 Пример расположения на плате силовых элементов устройства

стно из курса школьной физики, обладает паразитной индуктивностью, то при достаточно быстром изменении падения напряжения на транзисторе (dU/dt велико) скачок напряжения в паразитной индуктивности вызовет ЭДС самоиндукции, которая сложившись с напряжением питания микросхемы превысит допустимый порог — 15В. Что в свою очередь приведет к выходу драйвера из строя. Обезопасить разработку от данного явления возможно, если вывод «земля» микросхемы управления непосредственно присоединить к истоку мощного ключевого транзистора, а затем эта точка присоединяется к отрицательной клемме сетевого конденсатора сглаживающего фильтра. На рис. 4 представлен пример расположения силовых элементов и проводников на печатной плате.

В преобразователях сетевого напряжения обычно для питания драйверов не применяют отдельного низковольтного источника питания, а подают выпрямленное сетевое напряжение на соответствующие выводы микросхемы через гасящий резистор. На упрощенной схеме рис. 5, это резистор R1.

Его номинал определяют таким образом, чтобы при максимальном потребляемом драйвером токе и минимальном напряжении в сети стабилитрон VD1 не выходил из режима стабилизации. Мощность гасящего резистора выбирается из условия.

$$P \geq 2 (220^2 / R1) \quad (5)$$

В некоторых микросхемах драйверов предусмотрен встроенный стабилитрон, и во внешнемнет необходимости. Например, в драйвере IR2153 его напряжение стабилизации 15.6 В. Подавать на ИС большее напряжение без ограничивающего резистора R1 недопустимо. Не следует также и немного уменьшать напряжение питания драйвера по сравнению с номинальным. Это

приведет к уменьшению амплитуды импульсов на его выходах, которая для большинства мощных полевых транзисторов не должна быть менее 7 В. В схеме на рис. 5 нет необходимости устанавливать VD1, на схеме он был приведен как один из вариантов построения источника питания драйвера.

Элементы VD2 и C2 образуют плавающий бутстрепный источник питания формирователя импульсов управления полевыми транзисторами VT1. Применение такой схемы стало возможным благодаря крайне малому расходу энергии, требующемуся для этой цели. Диод плавающего источника питания должен быть импульсным с значением обратного напряжения превышающим значение выпрямленного напряжения сети, время восстановления такого диода должно быть не более 100 нсек и с прямым током:

$$I_{max} \geq Q_c \cdot f \quad (6)$$

где Q_c — заряд, переносимый за один период выходного сигнала драйвера.

Заряд переносимый за один период определяют по формуле:

$$Q_c = 2Q_g + I_{po}/f + Q_{сдв} + I_{ут}/f \quad (7)$$

где Q_g — заряд затвора управляющего транзистора; $Q_{сдв}$ — заряд, расходуемый на сдвиг уровня (5 нКл у драйверов с рабочим напряжением 500–600 и 20 нКл у драйверов с рабочим напряжением 1200 В); I_{po} — ток потребляемый выходным каскадом драйвера в статическом режиме; $I_{ут}$ — ток утечки конденсатора.

Из личной практики построения импульсных источников питания во многих случаях подходит диод SF28 (600 В, 2 А, 35 нс).

Конденсатор C2 должен иметь минимальный ток утечки и малое сопротивление для высокочастотных составляющих тока, образующихся в процессе переключения. Даже очень хороший алюминиевый оксидный конденсатор здесь не годится. Можно использовать оксидный танталовый конденсатор, а еще лучше пленочный с органическим диэлектриком, аналог отечественного К73-17. Минимальную емкость данного конденсатора необходимо определять по следующему условию:

$$C \geq 2 \cdot Q_c / (U_p - U_d - U_{off}) \quad (8)$$

где U_p — напряжение питания выходного каскада драйвера; U_d — прямое падение напряжения на бутстрепном диоде; U_{off} — падение напряжения на открытом полевом транзисторе.

Исходя из своего опыта емкость бутстрепного конденсатора необходимо выбирать в 10–15 раз больше расчетной в выражении (8). К примеру у транзистора IRF720 $Q_g = 20$ нКл, у драйвера

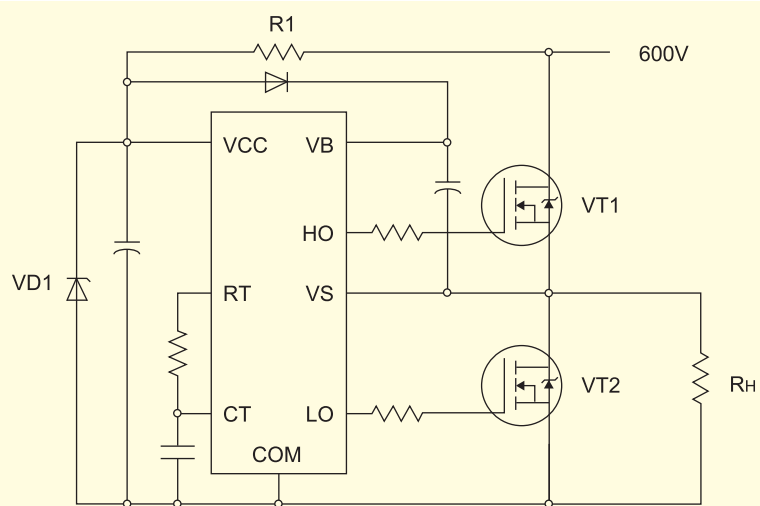


Рисунок 5 Упрощенная схема включения драйвера IR2153

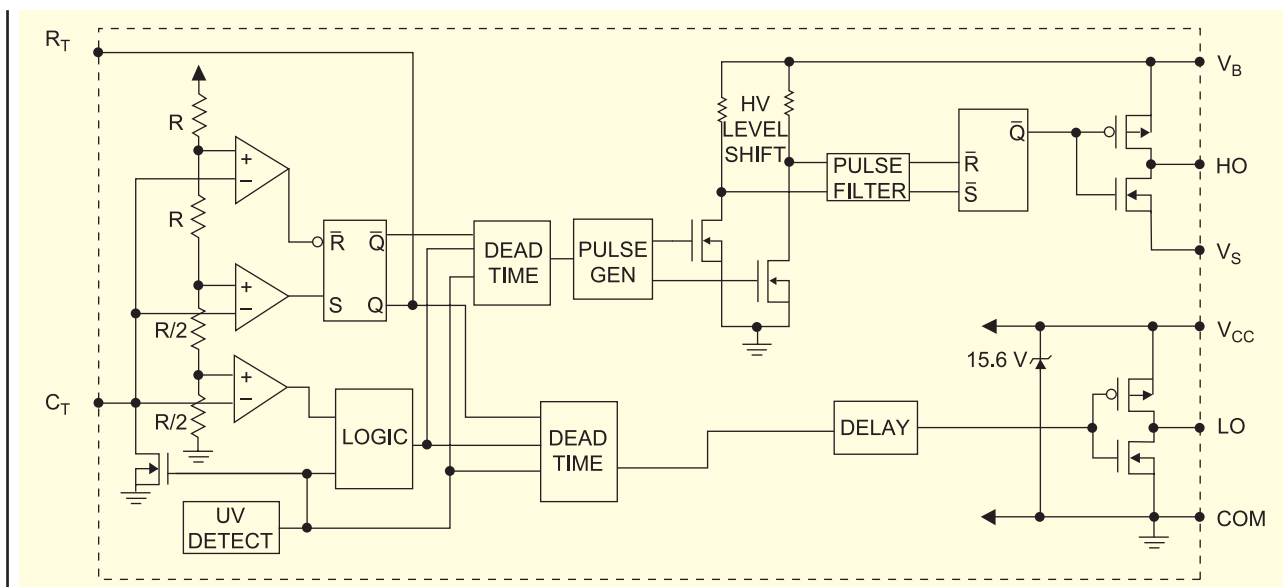


Рисунок 6 Структурная блок схема драйвера IR2153

IR2153 $I_{po} = 70 \text{ мкА}$, $I_{yt} = 5 \text{ мкА}$, $Q_{сдв} = 5 \text{ нКл}$, $U_p = 15 \text{ В}$, $U_d = 1 \text{ В}$, $U_{off} = 3 \text{ В}$. Подставив имеющиеся данные в выражение (7) и (8) получим условие $C \geq 8500 \text{ пФ}$. Увеличив минимальное значение в 15 раз, получаем 0.127 мкФ . Округлив до ближайшего номинала из ряда значений, получаем номинал 0.1 мкФ .

В настоящее время компания International Rectifier приступила к производству драйверов пятого поколения (G5 HVIC). Драйверы включают в себя некоторые элементы ранее располагаемые на печатной плате, но также являются pin-to-

pin совместимыми с ранее выпускаемыми. На рис. 6 приведена структурная схема драйвера IR2153, а на рис. 7 — структурная схема драйвера нового поколения IRS2153.

На рис. 7 красным цветом выделен блок управления бутстрепным транзистором и бутстрепный транзистор подсоединенный к выводам V_b и V_{cc} . Согласно рис. 5, упрощенная схема включения драйвера, пользователь использующий драйверы нового поколения может отказаться от использования бутстрепного диода VD2 поскольку он расположен

на кристалле драйвера, при этом сохраняется взаимозаменяемость драйверов нового и старого поколения как механически так и функционально. Пример использования драйвера IRS2153 — приведен на рис. 8.

Новые интегральные схемы драйверов производятся по усовершенствованному процессу изготовления, как и предыдущее поколение, драйверы данной серии обеспечивают ряд защит необходимых для обеспечения функциональных блокировок и защит, а также проявляют высокую эксплуатационную

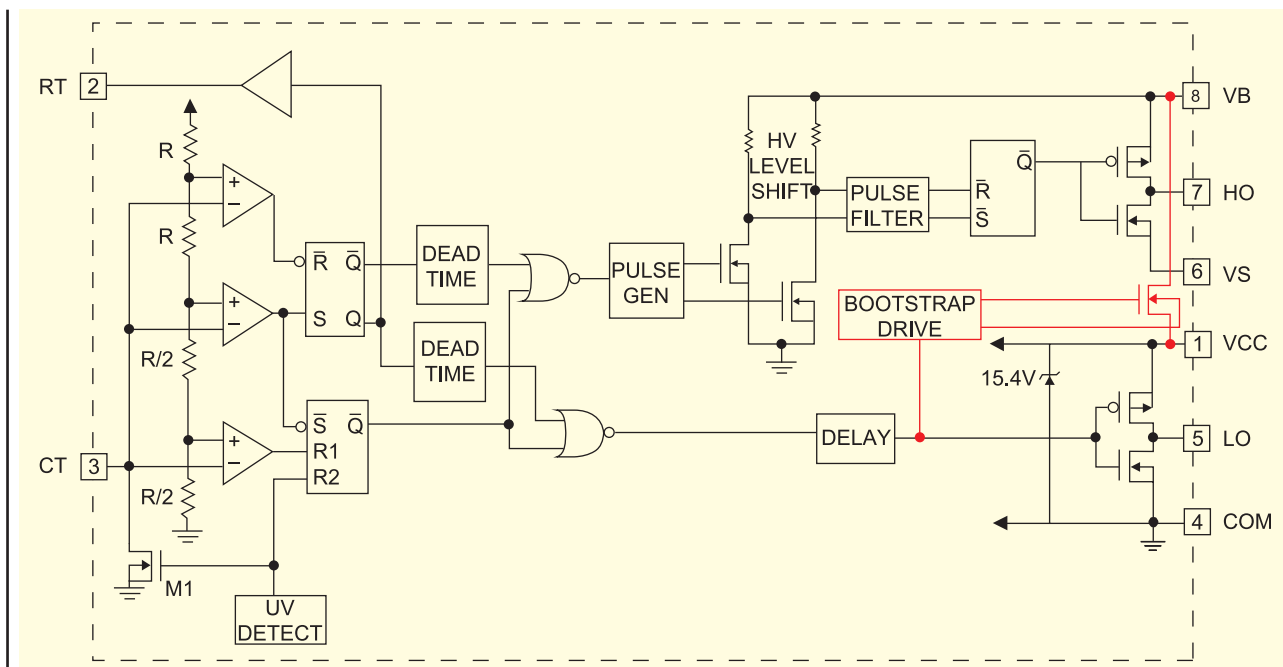


Рисунок 7 Структурная блок схема драйвера IRS2153D

Таблица. Снимаемые с производства драйверы компании International Rectifier

Наименование снимаемых с производства драйверов	Наименование замены драйверов в корпусе SOIC	Наименование замены драйверов в корпусе DIP	Число контактов	I _{вых} (mA)	Комментарии
Драйверы полумоста					
IR2103	IRS2103SPbF	IRS2103PbF	8	290/600	UVLO VCC
IR2104	IRS2104SPbF	IRS2104PbF	8	290/600	Удаленное откл. Лог. сиг-м; UVLO VCC
IR2108	IRS2108SPbF	IRS2108PbF	8	290/600	UVLO VCC & VBS
IR21084	IRS21084SPbF	IRS21084PbF	14	290/600	Программированная пауза; UVLO VCC & VBS
IR2109	IRS2109SPbF	IRS2109PbF	8	290/600	Удаленное откл. Лог. сиг-м; UVLO VCC & VBS
IR21094	IRS21094SPbF	IRS21094PbF	14	290/600	Удаленное откл. Лог. сиг-м; Программированная пауза; UVLO VCC & VBS
IR2308	IRS2308SPbF	IRS2308PbF	8	290/600	UVLO VCC & VBS
IR2111	IRS2111SPbF	IRS2111PbF	8	290/600	UVLO VCC & VBS
IR2183	IRS2183SPbF	IRS2183PbF	8	1900/2300	UVLO VCC & VBS
IR21834	IRS21834SPbF	IRS21834PbF	14	1900/2300	Программированная пауза; UVLO VCC & VBS
IR2184	IRS2184SPbF	IRS2184PbF	8	1900/2300	Программированная пауза; UVLO VCC & VBS
IR21844	IRS21844SPbF	IRS21844PbF	14	1900/2300	Удаленное откл. Лог. сиг-м; Программированная пауза; UVLO VCC & VBS
Драйверы верхнего и нижнего транзистора					
IR2101	IRS2101SPbF	IRS2101PbF	8	290/600	UVLO VCC
IR2106	IRS2106SPbF	IRS2106PbF	8	290/600	UVLO VCC & VBS
IR21064	IRS21064SPbF	IRS21064PbF	14	290/600	UVLO VCC & VBS
IR2181	IRS2181SPbF	IRS2181PbF	8	1900/2300	UVLO VCC & VBS
IR21814	IRS21814SPbF	IRS21814PbF	14	1900/2300	UVLO VCC & VBS
IR2110	IRS2110SPbF	IRS2110PbF	16/14	2500/2500	Удаленное откл. Лог. сиг-м; UVLO VCC & VBS
IR2113	IRS2113SPbF	IRS2113PbF	16/14	2500/2500	Удаленное откл. Лог. сиг-м; UVLO VCC & VBS

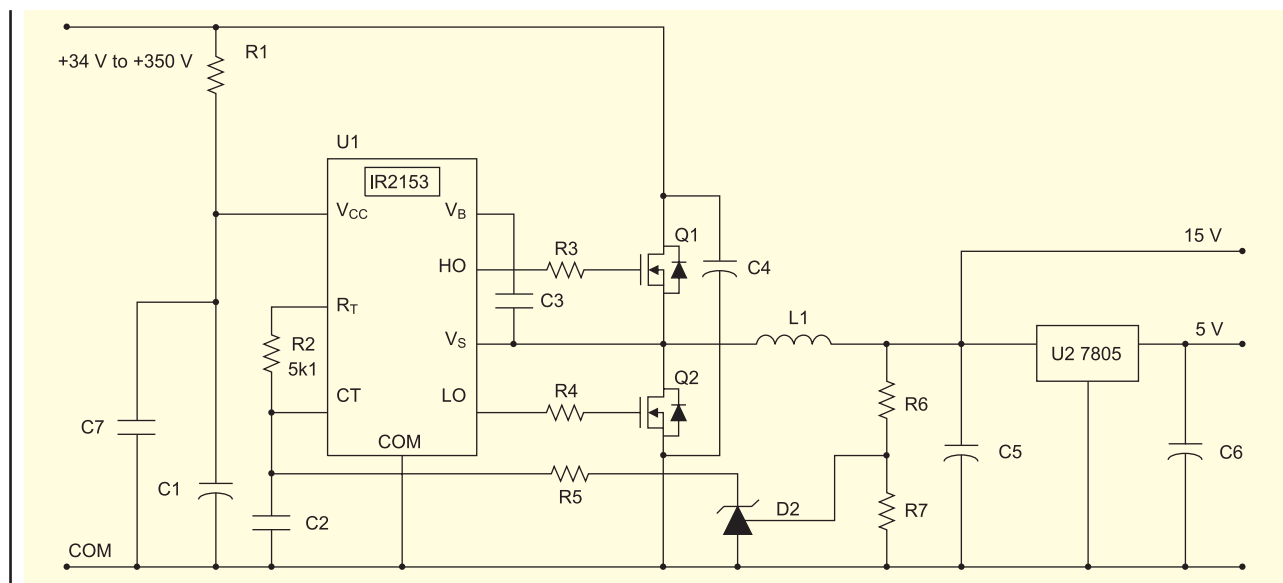


Рисунок 8 Схема построения неизолированного DC-DC преобразователя с использованием ИС IRS2153

надежность и снижение цены. В таблице приведен список драйверов компании International Rectifier, которые в настоящее время производятся, но не рекомендуется их включать в новые разработки (первая колонка таблицы) и вводимые драйверы G5 поколения (вторая и

третья колонки корпуса SOIC и DIP соответственно).

Приобрести описанные драйверы или заказать их образцы Вы можете обратившись к официальному дистрибьютору компании In-

ternational Rectifier на территории Украины — Rainbow Technologies (ООО «РТЭК»):

**03035, Киев,
ул. Урицкого, 32, оф. 1,
тел./факс: +38 (044) 520-04-77,
520-04-78, 520-04-79.**